

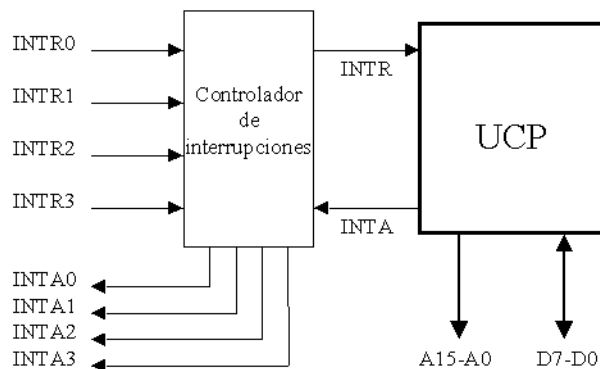


Figura 99-3-1: Diagrama de la conexión del controlador de interrupciones a la UCP

Solución

Antes de contestar los apartados pedidos, conviene hacer un resumen de cómo ha de funcionar el controlador de interrupciones solicitado:

- 1) De todas las peticiones de interrupción $INTR_i$ se filtrarán y eliminarán las que estén enmascaradas.
- 2) Si después del paso 1) todavía existe alguna petición activada se activará $INTR$ y se seleccionará cuál es la petición más prioritaria.
- 3) Cuando la UCP conceda la interrupción activando $INTA$, se informará al periférico cuya petición de interrupción se a seleccionado en 2) que su petición va a ser atendida, mediante su línea de aceptación $INTA_i$ correspondiente.

Obsérvese que los puntos 1) y 2) no son intercambiables, es decir, se han de ejecutar necesariamente en ese orden. En caso contrario se podrían ocasionar situaciones anómalas. (Por ejemplo, si $INTR_2$ e $INTR_3$ están activas pero ambos niveles de interrupción están enmascarados, $INTR$ no se debe activar. Pero se se genera $INTR$ y luego se comprueba qué niveles están enmascarados se habría producido una petición de interrupción cuando debería haber sido filtrada por el controlador de interrupciones.).

a) Para cualquier señal $INTA_j$, suponiendo que ninguna petición está enmascarada, se verifica:

- Si $INTA=0$ entonces $INTA_j=0$, independientemente de los valores de $INTR_i$ ($i=0..3$).
- Si $INTA=1$ e $INTR_j$ corresponde a la solicitud de petición activada de mayor prioridad, entonces $INTA_j=1$.
- Si $INTA=1$ e $INTR_j=1$, pero existe un $INTR_k$ de mayor prioridad que también está activado, entonces $INTA_j=0$.

14 Estructura y Tecnología de Computadores II

A partir de aquí se obtiene de forma inmediata la tabla de verdad solicitada (Tabla 99-3-1).

INTA	INTR ₃	INTR ₂	INTR ₁	INTR ₀	INTA ₃	INTA ₂	INTA ₁	INTA ₀
0	X	X	X	X	0	0	0	0
1	1	X	X	X	1	0	0	0
1	0	1	X	X	0	1	0	0
1	0	0	1	X	0	0	1	0
1	0	0	0	1	0	0	0	1

Tabla 99-3-1: Tabla de verdad de INTA_i (X representa 0 ó 1, indistintamente)

b) El controlador de interrupciones posee un registro interno de máscara MASK cuyos bits individuales M₃..M₀ enmascaran selectivamente las líneas de petición de interrupción. (El contenido de este registro es escrito por la UCP mediante algún mecanismo que según el enunciado no hay que considerar en este problema.) Así, cuando M_j=0 la correspondiente señal INTR_j está enmascarada y no deberá ser atendida. Esto se realiza fácilmente con una puerta AND. El enmascaramiento de las cuatro líneas de petición será, por tanto, el que se muestra en la Figura 99-3-2.

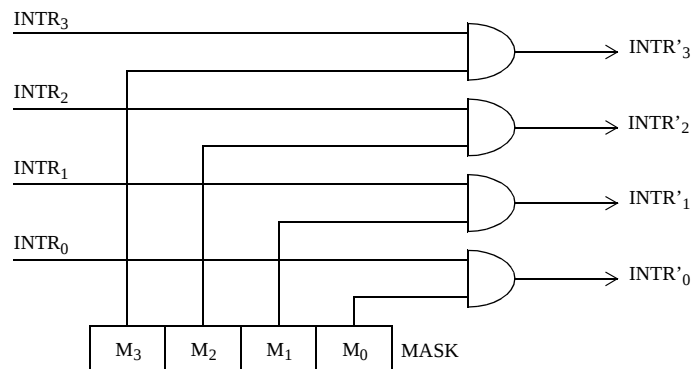


Figura 99-3-2: Mecanismo de enmascaramiento de las interrupciones

c) En este apartado hay que seleccionar, a partir de las líneas de petición que ya han pasado por el mecanismo de enmascaramiento INTR', la petición activa más prioritaria. Una posible solución consiste en utilizar un codificador de prioridad seguido de un decodificador (Figura 99-3-3; obsérvese que ambos dispositivos tienen sus entradas de habilitación H activadas).

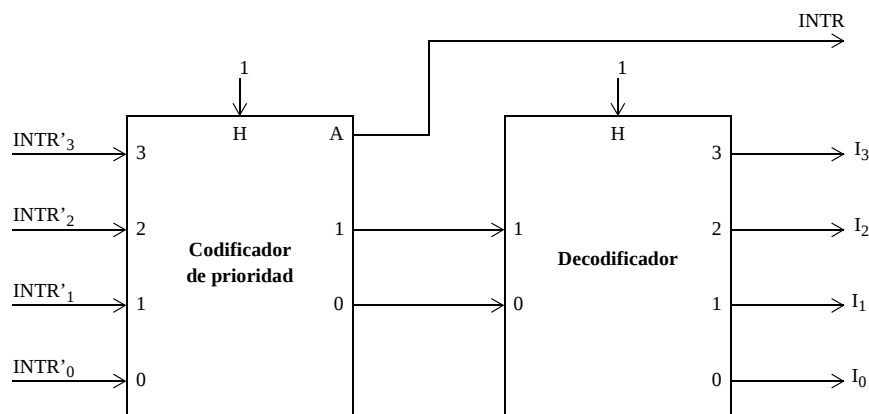


Figura 99-3-3: Mecanismo de gestión de prioridades

El codificador de prioridad genera la codificación binaria de la línea INTR'_i más prioritaria que está activa. A partir de aquí, por medio de un decodificador se consigue que se active únicamente la línea I_i ; las restantes líneas I_i menos prioritarias se encuentran a 0, independientemente de cómo se encuentren las correspondientes líneas INTR'_i . Esto se recoge en la Tabla 99-3-2.

INTR'_3	INTR'_2	INTR'_1	INTR'_0	I_3	I_2	I_1	I_0
1	X	X	X	1	0	0	0
0	1	X	X	0	1	0	0
0	0	1	X	0	0	1	0
0	0	0	1	0	0	0	1

Tabla 99-3-2: Tabla de verdad del mecanismo de gestión de prioridades (X representa 0 ó 1, indistintamente)

La salida A del codificador de prioridad indica que alguna de sus entradas está a 1. Es decir, cuando alguna de las líneas INTR'_i esté a 1 significa que hay alguna petición no enmascarada activa, y que por tanto hay que activar la línea INTR; para esto se utiliza la salida A.

d) Cuando la UCP concede la interrupción activa su única línea INTA. Para generar las cuatro líneas de aceptación INTA_i , y dado que sólo una de las líneas I_i puede estar activada en cada momento, la correspondiente a la petición no enmascarada de mayor prioridad, basta con hacer la Y-lógica entre I_i e INTA, según la Figura 99-3-4.

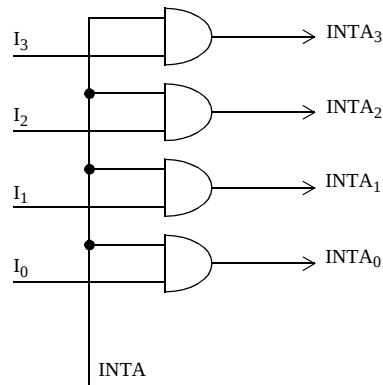


Figura 99-3-4: Generación de las señales de aceptación $INTA_i$

e) Para construir el controlador de interrupciones solicitado tan solo hay que encadenar los módulos implementados en los apartados b), c) y d), según se muestra en la Figura 99-3-5.

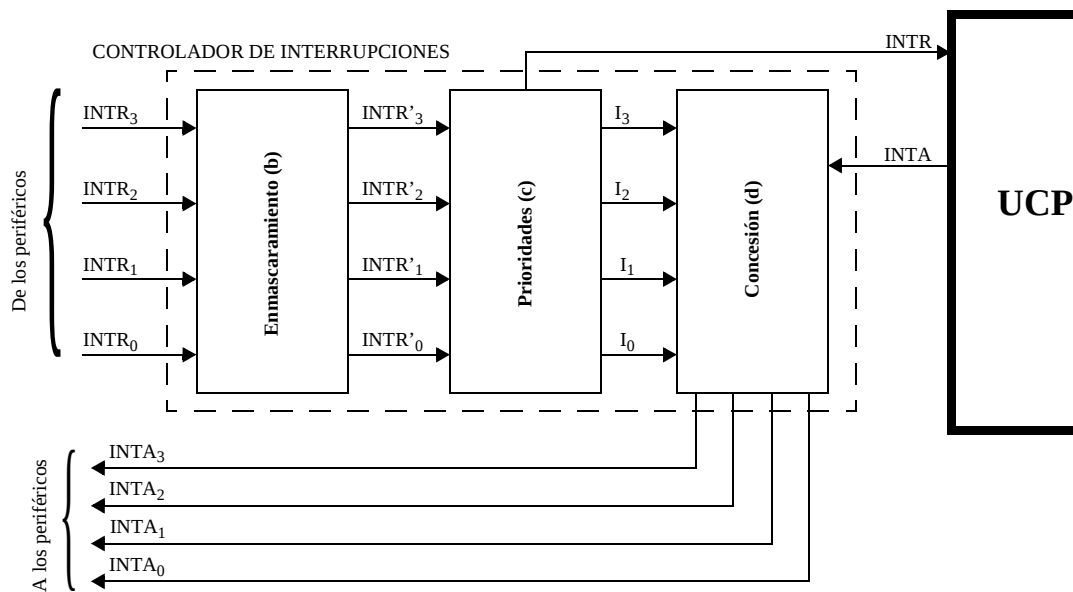


Figura 99-3-5: Controlador de interrupciones