

CRONOGRAMA DE ESTUDIO DE FUNDAMENTOS DE SISTEMAS DIGITALES CURSO 2011/2012:

FECHAS	TEMAS	ACTIVIDADES
6 a 19 de Octubre	<b>Tema 1:</b> Exigencias Computacionales del Procesamiento Digital de la Información. (0,7 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas y de simulación)
20 a 28 de Octubre.	<b>Tema 2:</b> Lógica Combinacional (I): Funciones Aritmético-Lógicas (0,7 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas y de simulación)
29 de Octubre a 5 de Noviembre.	<b>Tema 3:</b> Lógica Combinacional (II): Ruta de Datos (0,7 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas y de simulación)
<b>5 de Noviembre</b>	<b>El Equipo Docente publica en el Curso Virtual (CV) los enunciados de la 1ª Actividad Evaluable</b> <b>El Equipo Docente publica en el CV los criterios de evaluación de las Actividades Evaluables</b>	
6 a 15 de Noviembre.	<b>Tema 4:</b> Lógica Combinacional Progr. (0,5 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas)
16 a 25 de Noviembre	<b>Tema 5:</b> Exigencias Computacionales de la Lógica Secuencial: Circuitos Biestables (0,8 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas y de simulación)
<b>1 de Diciembre</b>	<b>Entrega de la 1ª Actividad Evaluable: Diseño en Lógica Combinacional</b>	
2 a 12 de Diciembre	<b>Tema 6:</b> Introd. al Diseño Secuencial: Contadores y Registros (0,8 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas y de simulación)
13 a 22 de Diciembre	<b>Tema 7:</b> Temporizadores y Relojes (0,8 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas y de simulación)
<b>20 de Diciembre</b>	<b>Los Tutores publican en el CV las notas de la 1ª Actividad Evaluable</b> <b>El Equipo Docente publica en el CV los enunciados de la 2ª Actividad Evaluable</b>	
23 Dic a 2 de Enero.	<b>Tema 8:</b> Memorias RAM y CAM (0,5 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas)
3 a 11 de Enero	<b>Tema 9:</b> Memorias de Acceso Secuencial (0,5 ETCS)	-Estudio del contenido teórico -Resolución de actividades no evaluables (teórico-prácticas)
<b>15 de Enero</b>	<b>Entrega de la 2ª Actividad Evaluable: Diseño en Lógica Secuencial</b>	
<b>30 de Enero</b>	<b>Los Tutores publican en el CV las Notas de la 2ª Actividad Evaluable</b>	
<b>30 de Enero a 4 de Feb.</b> <b>13 a 17 de Febrero</b>	<b>Primera Semana de Exámenes</b> <b>Segunda Semana de Exámenes</b>	<b>PRUEBAS PRESENCIALES</b>

NOTA: El *tema 10* no se incluye en el cronograma por considerarlo de carácter informativo y, por tanto, *no es objeto de examen*.