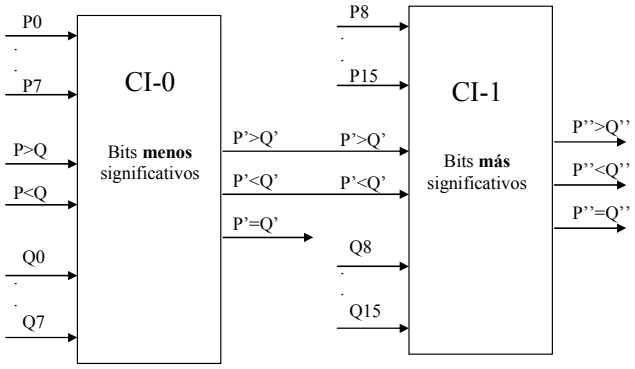
Explicación de la tabla de verdad del comparador integrado SN74866

El significado de las distintas columnas de la tabla de verdad es el siguiente:
Primera columna, encabezada con "*Comparación*". Especifica el tipo de comparación que realiza y que puede ser lógica (entre 2 palabras binarias de 8 bits) o aritmética (2 palabras de 8 bits en complemento a 2).
Segunda columna, encabezada con "*L/noA"*. Esta entrada es la señal que controla el tipo de operación que realiza, de forma que, si la ponemos a "1" (H) el circuito realiza la comparación lógica entre las dos palabras de entrada, P y Q. Si por el contrario la ponemos a "0" (L) realiza la comparación aritmética de dichas palabras. Si miramos el símbolo lógico de la figura 5.18 vemos que es la primera línea de entrada de la izquierda (terminal 2 del dispositivo), que está también nombrada como "*L/noA"* y que se desdobla en dos, una con el epígrafe *M(logic)* y la otra *M(arith, 2s comp).* Esta última está negada (esto se pone de manifiesto con el triángulo que aparece en esta entrada del símbolo lógico[*]). Es decir, cada una está nombrada con la función que realiza.
Tercera columna, encabezada con "*Datos de entrada. P0-P7, Q0-Q7"*. En esta columna se especifican todas las posibilidades que existen en la comparación de las dos palabras de entrada, P y Q. En la figura 5.18 se corresponden con las 8 líneas de entrada, P0(terminal 18) a P7(terminal 25), una línea para cada bit de la palabra P y Q0(terminal 12) a Q7(terminal 5) una para cada bit de la palabra Q. A continuación justificaremos la repetición de P=Q.
Cuarta columna, encabezada con "*Entradas. P>Q, P<Q"*. En esta columna se especifican los posibles valores de las entradas procedentes de la comparación realizada por un comparador previo al que estamos considerando. Estas entradas nos permiten ampliar el circuito comparador a palabras de más bits, por ejemplo, podemos comparar palabras de 16 bits (P0-P15 y Q0-Q15, siendo P15 y Q15 los bits más significativos), sin más que conectar los dos circuitos en cascada, o sea, conectando las salidas del primer comparador a estas entradas del segundo, como se muestra en la siguiente figura.



En este caso, los bits de las palabras del primer comparador serán menos significativos que los de las palabras del segundo comparador.
Analicemos los valores que van tomando las filas de estas columnas. En las dos primeras filas aparece "*x*". Esto significa que es indiferente el valor que toma. O sea, que P'>Q' puede tomar el valor "1" (quiere decir que P' es mayor que Q') ó "0" (quiere decir que P' no es mayor que Q') porque no modifica el resultado de la comparación entre P8-P15 y Q9-Q15. Observe que en estos casos, si la palabra formada por P8-P15 es mayor que Q8-Q15 podemos afirmar que P>Q con independencia de si P0-P7 es mayor o menor que Q0-Q7. El razonamiento es análogo para Q>P.

[*] Ver Apéndice B: Símbolos Lógicos de texto base, pags. 725-734

Siguiendo con los valores de esta columna, vemos que aparece repetido 4 veces P=Q, pero en las siguientes columnas, las encabezadas con *P>Q* y *P<Q* como *entradas*, aparecen las cuatro posibilidades que se pueden presentar en la comparación de la palabra previa (los bits menos significativos). Es decir, que no sea ni mayor ni menor, o sea, que sea igual, que sea P'<Q', que sea P'>Q' o que sea P'>Q' y P'<Q' a la vez. Esta última situación, es incoherente ya que una cosa no puede ser, a la vez, mayor y menor que otra. Pero como en el circuito existen las entradas P>Q y P<Q que se pueden poner fijas a valores "0" ó "1", está claro que se pueden poner ambas señales a 1, es una posibilidad física que tiene el circuito y, por tanto la tiene que contemplar, aunque no tenga sentido al interpretarla, dando como resultado la misma salida P'>Q' y P'<Q' para el primer comparador y P''>Q'' y P''<Q'' para el segundo. Además, estas señales que no tienen sentido físico, pero que se pueden presentar y se presentan, se pueden usar, por ejemplo, como señales de detección de error o como señales de control de otro circuito que forme parte de un sistema más complejo y del que también forme parte el comparador.

Quinta columna, encabezada con "*Salidas. P>Q, P<Q, P=Q"*. Son las tres salidas del circuito en las que aparecerá un "0" ó un "1" dependiendo del resultado de la comparación.

En el símbolo lógico del circuito aparecen otras señales de control que actúan facilitando los biestables D de entrada y de salida de datos, pero que no vamos a explicar porque queda fuera del alcance de este tema. Lo estudiaremos más adelante, en la lógica secuencial.

Para el que tenga interés en saber más acerca de este circuito integrado, adjuntamos las hojas de características del dispositivo fabricado por Texas Instruments. Es interesante ver el circuito interno que proporciona dicho fabricante.