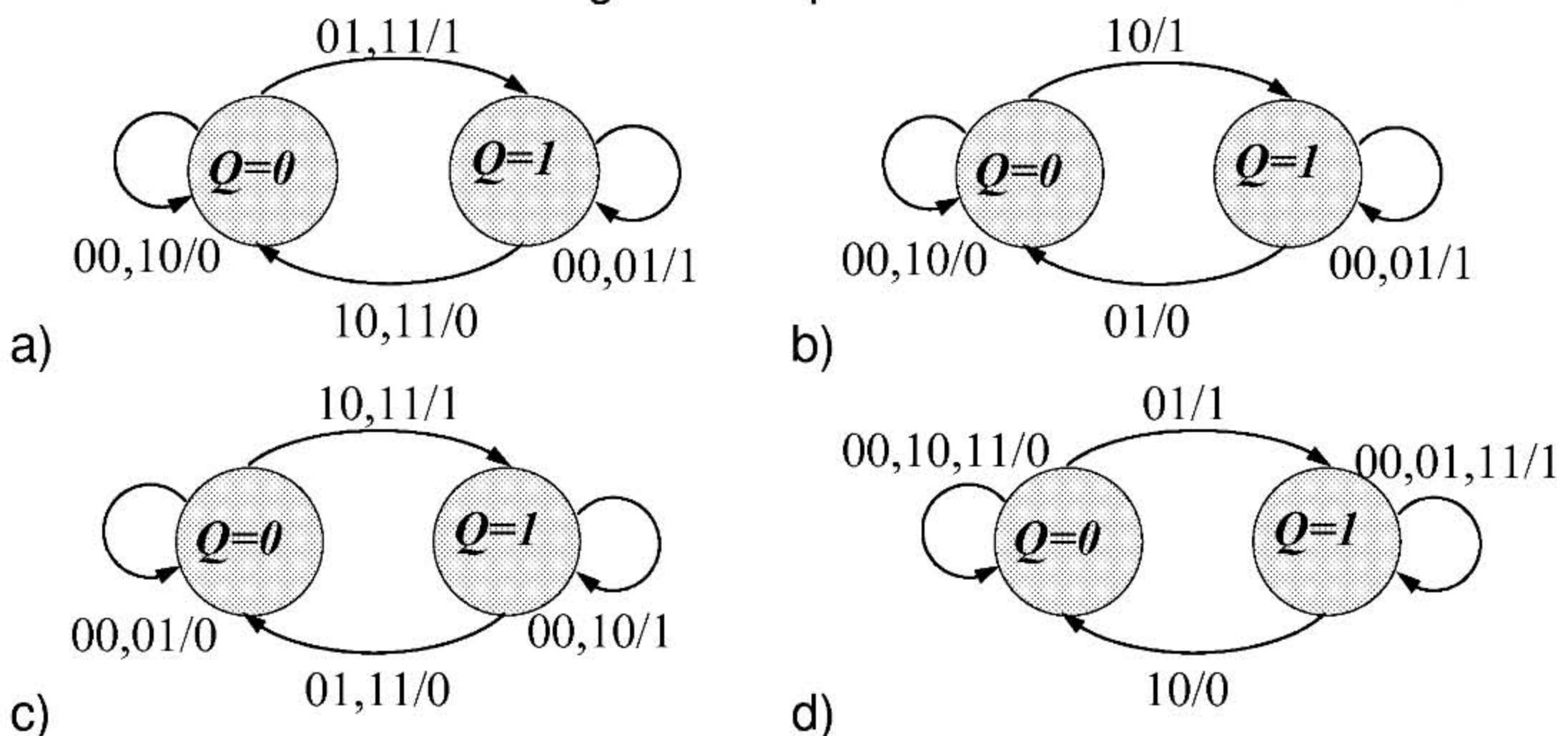


Nota: Esta parte del examen es de carácter eliminatorio y la nota mínima necesaria para corregir la pregunta teórico/práctica es de 4 sobre 10. Cada respuesta correcta se puntúa con 2 puntos sobre 10, las incorrectas restan 1 punto y las respuestas en blanco no puntúan. El peso del test en la nota final de la Prueba Presencial es del 30%

1.- ¿Cuáles son las expresiones lógicas de las salidas de un sumador completo de palabras de 2 bits?

- a) $S_i = A_i \oplus B_i \oplus \bar{C}_i, \quad C_{i+1} = \bar{A}_i B_i + C_i (A_i \oplus B_i)$
- b) $S_i = A_i \oplus B_i \oplus C_i, \quad C_{i+1} = A_i B_i + C_i (A_i \oplus B_i)$
- c) $S_i = A_i \oplus B_i \oplus \bar{C}_i, \quad C_{i+1} = A_i B_i + C_i (\overline{A_i \oplus B_i})$
- d) $S_i = A_i \oplus B_i \oplus C_i, \quad C_{i+1} = A_i \bar{B}_i + C_i (A_i \oplus B_i)$

2.- ¿Cuál de los 4 Diagramas de Transición de Estados es el del biestables J-K? El código usado para las transiciones es JK/Q.

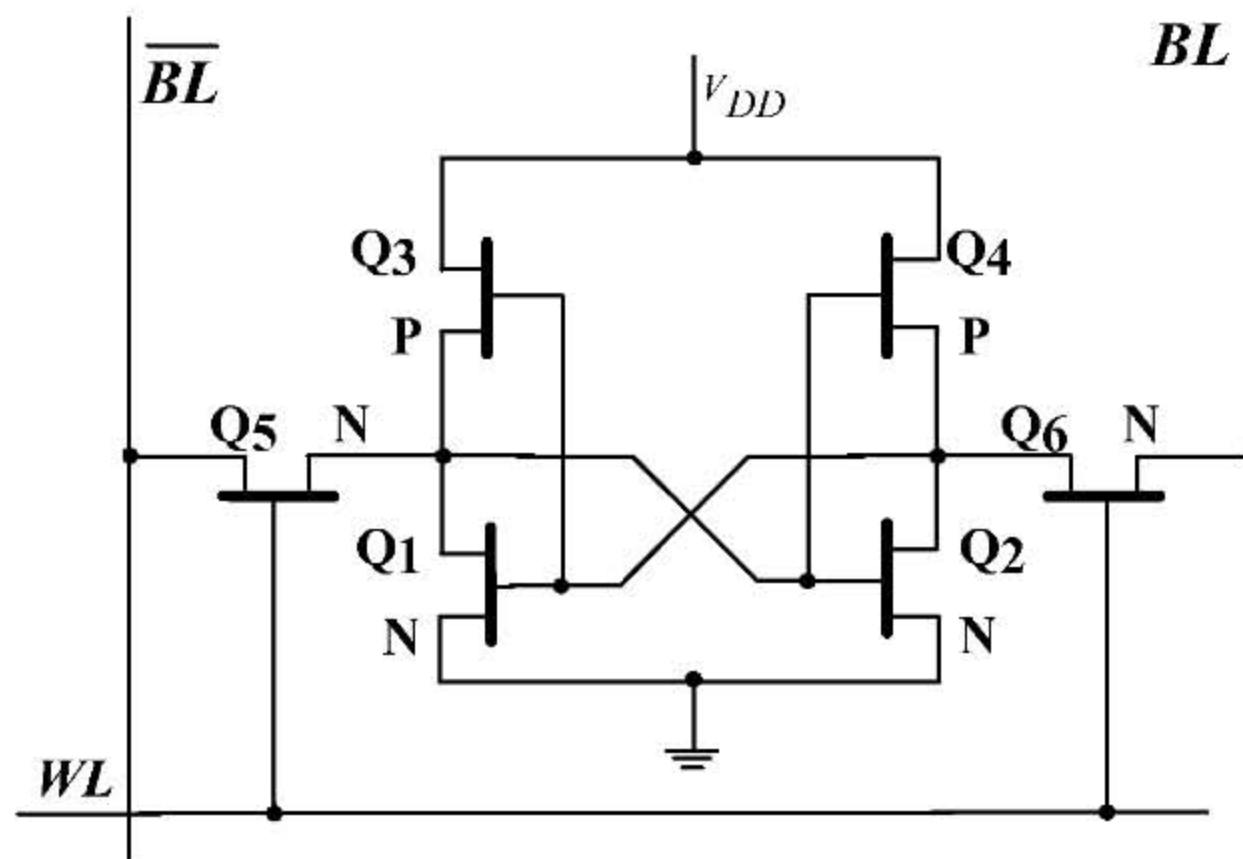


3.- De las 4 expresiones dadas ¿Cuál es la que corresponde a la representación con sólo puertas NAND de la función

$$f = \overline{x \oplus y} + x \bar{z} ?$$

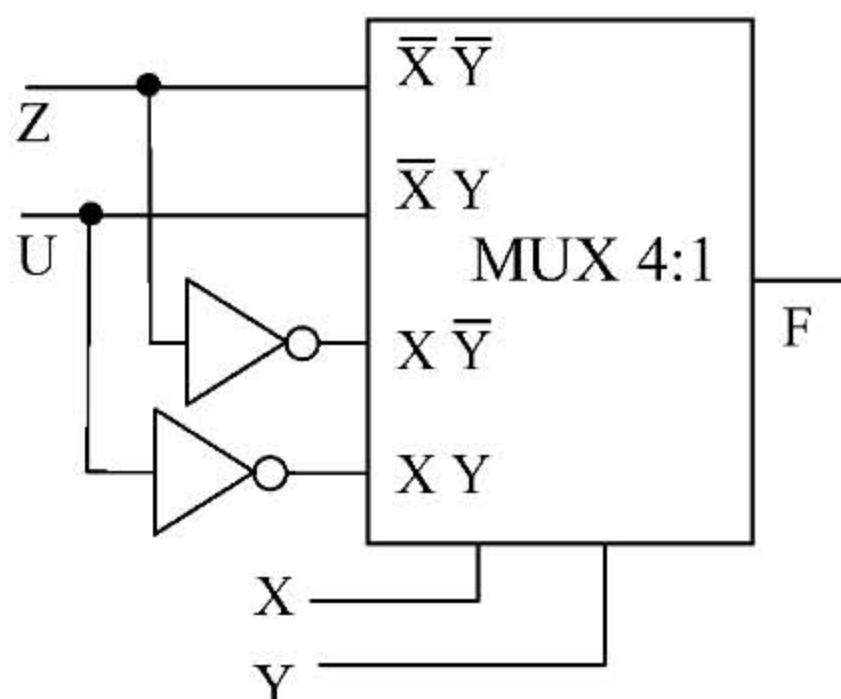
- a) $f = \overline{\overline{x} \overline{y} \overline{z}} \overline{x} \overline{y}$
- b) $f = \overline{\overline{z} \overline{x} \overline{y}} \overline{x} \overline{y}$
- c) $f = \overline{\overline{x} \overline{y} \overline{x} \overline{y} \overline{x} \overline{z}}$
- d) $f = \overline{\overline{x} \overline{y} \overline{z}} \overline{x} \overline{y}$

4.- En la celda de memoria RAM estática en tecnología CMOS de la figura adjunta hay almacenado un “1” (Q_1 está en conducción). ¿Qué valores de tensión debemos poner en la línea de selección de bit, WL , para leer el dato almacenado y qué valor leemos en las líneas de bit, BL y $\overline{BL}$? ¿En qué estado están el resto de los transistores?



- $WL = 0V$. En BL leemos un "0" y en $\overline{BL}$ un "1".
 Q_5 , Q_1 y Q_3 conducen. Q_6 , Q_2 y Q_4 no conducen.
- $WL = 12V$. En BL leemos un "1" y en $\overline{BL}$ un "0"
 Q_5 , Q_6 , Q_1 y Q_4 conducen. Q_2 y Q_3 no conducen.
- $WL = 0V$. En BL leemos un "1" y en $\overline{BL}$ un "0"
 Q_5 , Q_6 , Q_1 y Q_2 conducen. Q_3 , y Q_4 no conducen.
- $WL = 12V$. En BL leemos un "0" y en $\overline{BL}$ un "1"
 Q_5 , Q_6 , Q_1 y Q_3 conducen. Q_2 y Q_4 no conducen.

5.- ¿Qué función lógica realiza el circuito de la figura?.



- a) $F = (X \oplus Z)\bar{Y} + (X \oplus U)Y$
b) $F = Y(X \oplus Z) + (X \oplus U)\bar{Y}$
c) $F = X \oplus Y \oplus Z \oplus U$
d) Ninguna de las tres

PREGUNTA de DESARROLLO

Nota 1: El peso de este apartado en la nota final de la Prueba Presencial es del 70%.

Nota 2: Siempre que se pida realizar un diseño es **imprescindible** obtener las expresiones lógicas de las señales de salida en función de las de entrada y de las de control, si las hubiere, y no se valorará el hecho de poner el circuito directamente. El diseño debe hacerse usando las tablas de verdad y/o los métodos de diseño de circuitos secuenciales, o bien razonando de forma lógica las expresiones obtenidas.

Dadas dos palabras de 2 bits, $A(A1 A0)$ y $B(B1 B0)$, diseñe un sistema digital cuya función es contar el número de palabras A que son menores que B y visualizar el resultado en un dispositivo tipo 7-segmentos.

PASOS a SEGUIR y CUESTIONES a RESPONDER:

1- Comparador

- 1.1. Diseñe con puertas lógicas un comparador de dos palabras de 2 bits, $A(A1 A0)$ y $B(B1 B0)$.
- 1.2. Dibuje el circuito resultante.

2. Diseño de un contador de 3 bits.

- 2.1. Explique brevemente la diferencia entre contador síncrono y asíncrono. Elija un tipo de contador (síncrono o asíncrono) para el diseño y explique el motivo de la elección.
- 2.2. Diseñe el contador con puertas y biestables J-K tipo SN7473 como el que se muestra en la figura adjunta.
- 2.3. Dibuje el circuito resultante de dicho contador.

3. Diseño del decodificador de números binarios a 7-segmento.

- 3.1. Diseñe el decodificador para que el número decimal equivalente al número binario de palabras $A < B$ y que va contando el contador, aparezca representado en un visualizador de 7-segmentos. El código de los segmentos es el que se muestra en la figura adjunta. Para simplificar este apartado es suficiente con que se obtenga la expresión lógica del segmento "c".

4. Circuito completo.

- 4.1. Dibuje el circuito completo formado por el comparador, el contador que cuenta las palabras que son $A < B$ y el decodificador correspondiente al segmento calculado, "c".

